

**BEST AVAILABLE COPY
PATENT ABSTRACTS OF JAPAN**

(11)Publication number : 2001-350159
 (43)Date of publication of application : 21.12.2001

(51)Int.Cl. G02F 1/1368
 G09F 9/30
 H01L 21/3205
 H01L 21/768
 H01L 29/786

(21)Application number : 2000-174190

(71)Applicant : HITACHI LTD

(22)Date of filing : 06.06.2000

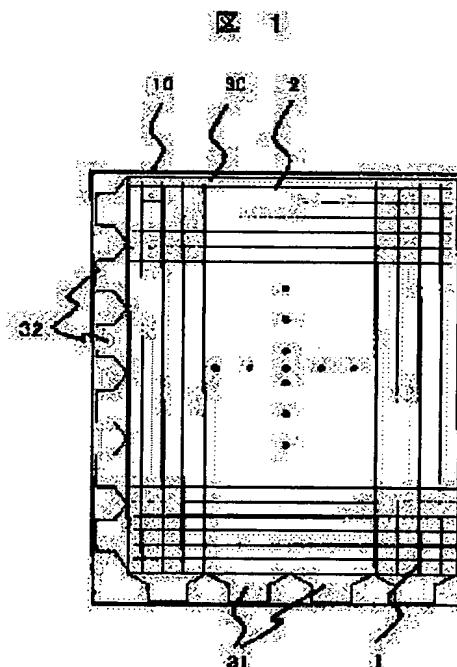
(72)Inventor : HARANO YUICHI
 TAKAHASHI TAKUYA
 SATO TAKESHI
 HIDAKA KISHIFU
 KIZAWA KENICHI

(54) LIQUID CRYSTAL DISPLAY DEVICE AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a liquid crystal display device in which a hillock is prevented at the time of using Al wiring, good electric contacts are made with a transparent electrically conductive film, the tip part of the cross section of the wire is made into a tapered shape and, the production processes are made simple resulting in a high production yield.

SOLUTION: In the liquid crystal display device, an electrode group arranged on at least one of the pair of substrates is constituted of at least plural gate wires and plural data wires formed to cross the plural gate wires, thin film transistors are arranged at the respective cross points of the plural gate wires and the plural data wires, at least one of the gate or the data wire groups is made up with laminated wires having an Al alloy film and a metallic upper layer film made of other than Al thereon, the Al alloy film and the transparent electrically conductive film are connected through a contact hole formed on an insulation film that covers the laminated wires. The concentration distribution of the additive element in the Al alloy film is made higher in the surface layer section than the inner layer section of the Al alloy film.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

- [Date of final disposal for application]
- [Patent number]
- [Date of registration]
- [Number of appeal against examiner's decision of rejection]
- [Date of requesting appeal against examiner's decision of rejection]
- [Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-350159

(P2001-350159A)

(43)公開日 平成13年12月21日(2001.12.21)

(51)Int.Cl.⁷
G 0 2 F 1/1368
G 0 9 F 9/30
H 0 1 L 21/3205
21/768

識別記号
3 3 0
3 4 2

F I
G 0 9 F 9/30
G 0 2 F 1/136
H 0 1 L 21/88
21/90

3 3 0 Z 2 H 0 9 2
3 4 2 Z 5 C 0 9 4
5 0 0 5 F 0 3 3
R 5 F 1 1 0
A

テーマコード(参考)

審査請求 未請求 請求項の数18 O L (全 10 頁) 最終頁に続く

(21)出願番号 特願2000-174190(P2000-174190)

(22)出願日 平成12年6月6日(2000.6.6)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 原野 雄一

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72)発明者 高橋 阜也

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(74)代理人 100075096

弁理士 作田 康夫

最終頁に続く

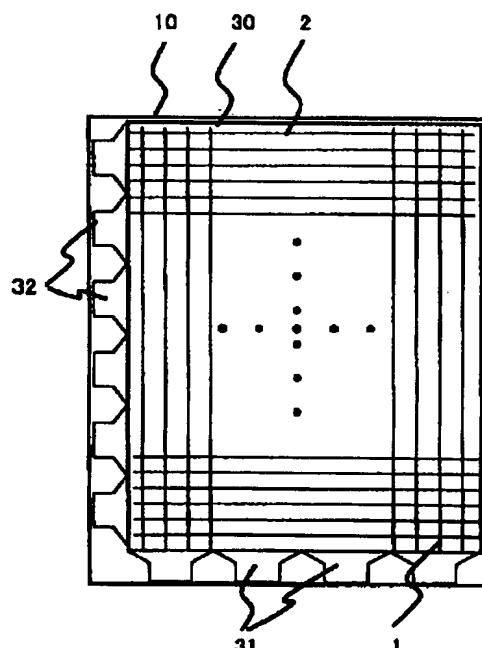
(54)【発明の名称】 液晶表示装置及びその製造方法

(57)【要約】

【課題】 A 1 配線の使用に際し、ヒロックを抑制し、透明導電膜と良好な電気的接触が可能で、配線の断面の端部の形状をテープ状にし、簡易な工程で製造歩留まりの高い液晶表示装置の提供。

【解決手段】 液晶表示装置で、一対の基板のすくなくとも一方の上に配置した電極群は、少なくとも複数のゲート配線と、複数のゲート配線に交差するよう形成された複数のデータ配線により構成され、複数のゲート配線と複数のデータ配線のそれぞれの交点に対応して薄膜トランジスタが配置され、ゲート配線とデータ配線の少なくとも一方は、A 1 合金膜と前記A 1 合金膜上にA 1 以外の金属種の上層膜を有する積層配線で構成され、積層配線を覆う絶縁膜に形成したコンタクトホールを介してA 1 合金膜と透明導電膜が接続された構成であり、A 1 合金膜中の添加元素の濃度分布は、A 1 合金膜の内層部より表層部において高いという構成。

図 1



1

2

【特許請求の範囲】

【請求項1】少なくとも一方が透明な一対の基板と、該一対の基板間に挟持された液晶層と、前記一対の基板の少なくとも一方の上に配置した電極群とを有し、前記電極群により前記液晶層の液晶を動かして表示を制御する液晶表示装置において、

前記一対の基板の少なくとも一方の基板上に配置した前記電極群は、少なくとも複数のゲート配線と、該複数のゲート配線に交差するように形成された複数のデータ配線とにより構成され、

前記複数のゲート配線と前記複数のデータ配線のそれぞれの交点に対応して薄膜トランジスタが配置され、

前記ゲート配線と前記データ配線の少なくとも一方は、A1合金膜と前記A1合金膜上にA1以外の金属種の上層膜を有する積層配線で構成され、

前記積層配線を覆う絶縁膜に形成したコンタクトホールを介して前記A1合金膜と透明導電膜が接続された構成であり、

前記A1合金膜中の添加元素の濃度分布は、A1合金膜の内層部より表層部において高い液晶表示装置。

【請求項2】前記A1合金膜に添加される元素の濃度が、固溶限以上である請求項1の液晶表示装置。

【請求項3】前記A1合金膜に添加される元素のA1への固溶限が、0.1at%以下である請求項1の液晶表示装置。

【請求項4】前記A1合金膜は、Y, La, Ce, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb, Luのうち少なくとも1種類以上を合計で0.2at%以上添加している請求項1の液晶表示装置。

【請求項5】前記積層配線の上層膜の膜厚が50nm以下である請求項1の液晶表示装置。

【請求項6】前記上層膜は、Moを主成分とする合金である請求項1の液晶表示装置。

【請求項7】前記データ配線および前記ゲート配線の少なくとも一方の配線は、前記A1合金膜の下に他金属種の下層膜を有する積層配線である請求項1の液晶表示装置。

【請求項8】前記A1合金膜の断面の端部形状は、基板側に近いほど幅広のテーパ状である請求項1の液晶表示装置。

【請求項9】少なくとも一方が透明な一対の基板と、該一対の基板間に挟持された液晶層と、前記一対の基板の少なくとも一方の上に配置した電極群とを有し、前記電極群により前記液晶層の液晶を動かして表示を制御する液晶表示装置において、

前記一対の基板上の少なくとも一方の基板上に配置した前記電極群は、少なくとも複数のゲート配線と、該複数のゲート配線に交差するように形成された複数のデータ配線とにより構成され、

前記複数のゲート配線と前記複数のデータ配線のそれぞれの交点に対応して薄膜トランジスタが配置され、前記ゲート配線の上部には絶縁膜を介して半導体層を形成し、

前記データ配線、ドレイン電極及びソース電極は、A1合金膜と該A1合金膜上にA1以外の金属種の上層膜を有する積層配線で構成されており、

前記積層配線を覆う絶縁膜に形成したコンタクトホールを介して前記A1合金膜と透明導電膜が接続されており、

前記A1合金膜中の添加元素の濃度分布が、A1合金膜の内層部より表層部において高い液晶表示装置。

【請求項10】前記A1合金膜に添加される元素の濃度が、固溶限以上である請求項1の液晶表示装置。

【請求項11】前記A1合金膜に添加される元素のA1への固溶限が、0.1at%以下である請求項1の液晶表示装置。

【請求項12】前記A1合金膜は、Y, La, Ce, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb, Luのうち少なくとも1種類以上を合計で0.2at%以上添加している請求項1の液晶表示装置。

【請求項13】前記積層配線の上層膜の膜厚が50nm以下である請求項1の液晶表示装置。

【請求項14】前記上層膜は、Moを主成分とする合金である請求項1の液晶表示装置。

【請求項15】前記データ配線および前記ゲート配線の少なくとも一方の配線は、前記A1合金膜の下に他金属種の下層膜を有する積層配線である請求項1の液晶表示装置。

【請求項16】前記A1合金膜の断面の端部形状は、基板側に近いほど幅広のテーパ状である請求項1の液晶表示装置。

【請求項17】ゲート配線をA1合金膜と該A1合金膜上に形成した上層膜の真空を破ることなく連続して堆積する工程と、

前記ゲート配線を覆う絶縁膜を200°C以上の基板温度で堆積する工程と、

前記絶縁膜と前記上層膜をドライエッチングにて除去してコンタクトホールを形成する工程を有する液晶表示装置の製造方法。

【請求項18】データ配線、ドレイン電極及びソース電極の下層膜、A1合金膜及び上層膜の真空を破ることなく連続して堆積する工程と、

前記データ配線、ドレイン電極及びソース電極を覆う絶縁膜を200°C以上の基板温度で堆積する工程と、

前記絶縁膜と前記上層膜をドライエッチングにて除去してコンタクトホールを形成する工程を有する液晶表示装置の製造方法。

【発明の詳細な説明】

10

20

30

40

50

【0001】

【発明の属する技術分野】本発明は薄膜トランジスタ(TFT)によって駆動するアクティブラチクス型液晶表示装置(TFT-LCD)及びその製造方法に関する。

【0002】

【従来の技術】薄型化・軽量化・高精細化が図れる画像表示装置として、従来のブラウン管に比べ、薄膜トランジスタ駆動液晶表示装置(TFT-LCD)の市場が拡大している。TFT-LCDとは、ガラス基板上に形成したゲート配線、ゲート絶縁膜、データ配線、ゲート配線とデータ配線の交点付近に作製された薄膜トランジスタ、絶縁性保護膜、薄膜トランジスタに接続された透明電極と、対向基板と、前記ガラス基板と対向基板との間に挟持された液晶層などから構成されている。

【0003】近年、TFT-LCDの画面の大型化、高精細化が進行するにつれ、配線材料の性能に対する低抵抗、低応力、加工性といった要請は厳しくなりつつある。そこで低抵抗、低応力であるAlが主たる配線材料として使用されている。しかしながら、Alは、耐熱性に欠け加熱により表面にヒロックが発生することや透明導電膜(例えばITO:Indium-Tin-Oxide)との電気的接触が粗悪であるという問題がある。

【0004】これらの問題を解決する方法として、Al膜の上層に透明導電膜との電気的接触性の良いMoを積層し、Alの引張応力をMoの圧縮応力で緩和させることによりヒロックを抑制する方法(特開平11-74537号公報)、Al配線表面を透明導電膜との電気的接触性の良い高融点金属にて被覆するクラッド構造をとる方法(例えば特開平6-120503号公報)、Alそのものの耐熱性をあげるためにAlを合金化する方法

(特開平7-45555号公報)に加え、透明導電膜との電気的接続性の良いMo合金を上層として積層させる方法(例えば特開平4-20930号公報)がある。

【0005】

【発明が解決しようとする課題】Alを配線に使用する場合、Alのヒロック生成を抑制し、透明導電膜との電気的接触を低くことの他、絶縁膜のカバレッジを良好にし生産歩留を上げるために、配線の断面端部形状をテーパ状とすること、工程の簡略化、プロセスマージンの確保が強く望まれる。

【0006】しかしながら、従来技術あげたこれらの方法でAlをTFT-LCDに適用する際、それぞれ、特有の問題をもつ。

【0007】Al膜の上層に透明導電膜との電気的接触性の良いMoを積層し、Alの引張応力をMoの圧縮応力で緩和させることによりヒロックを抑制する方法では、Alの応力特性を緩和するために十分な厚膜の上層Moを必要とする。しかしながら、上層を厚膜化することにより、配線全体が厚膜化し、さらに配線の上層Mo

の断面形状をテーパ制御することが困難であるため、配線を覆う絶縁膜のカバレッジが低下し、ひいてはそれに起因した配線ショートの発生頻度が増し、生産歩留が低下する。

【0008】Al配線表面を透明導電膜との電気的接触性の良い高融点金属にて被覆するクラッド構造をとる方法では、Al配線パターン形成後に上層高融点金属膜を形成するためのホトリソグラフィが1回増えるので工程が複雑になり生産性が低下する。

【0009】Alそのものの耐熱性をあげるためにAlを合金化する方法に加え、透明導電膜との電気的接続性の良いMo合金を上層として積層させる方法は、配線を覆う絶縁膜のコンタクトホール(絶縁膜に他配線または電極と電気的な接続をするために空ける穴:以下コンタクトホールと呼ぶ)をドライエッチングで形成するため上層Mo合金にドライエッチング耐性を必要とし、上層MoへのCr添加、または上層の厚膜化によりドライエッチング耐性を確保する必要がある。しかし、上層Mo合金へCr添加する方法では、Mo合金のエッチングレートが低下するため配線断面を良好なテーパ形状に制御することが非常に困難となる。また良好なテーパ形状が得られる最適条件を見出したとしても、やはりそのプロセスマージンは狭く、大型基板で面内均一に形状を維持するのが困難であり、そのため、配線ショート等の発生頻度が増し、生産歩留が低下する。また、厚膜化は先に述べた理由で同様に生産歩留が低下する。

【0010】本発明の目的は、Al配線の使用に際し、ヒロックを抑制し、透明導電膜と良好な電気的接続が可能で、配線の断面の端部の形状をテーパ状にし、簡易な工程で製造歩留まりの高い液晶表示装置を提供することにある。

【0011】

【課題を解決するための手段】本発明の一つの実施態様によれば、少なくとも一方が透明な一对の基板と、一对の基板間に挟持された液晶層と、一对の基板の少なくとも一方の上に配置した電極群とを有し、電極群により液晶層の液晶を動かして表示を制御する液晶表示装置で、一对の基板上に配置した電極群は、少なくとも複数のゲート配線と、複数のゲート配線に交差するように形成された複数のデータ配線とにより構成され、複数のゲート配線と複数のデータ配線のそれぞれの交点に対応して薄膜トランジスタが配置され、ゲート配線とデータ配線の少なくとも一方は、Al合金膜と前記Al合金膜上にAl以外の金属種の上層膜を有する積層配線で構成され、積層配線を覆う絶縁膜に形成したコンタクトホールを介してAl合金膜と透明導電膜が接続された構成であり、Al合金膜中の添加元素の濃度分布は、Al合金膜の内層部より表層部において高いものである。

【0012】これによりAlを配線材料として使用する際、ヒロックを抑制し、Al合金膜中の表層部での酸化

を防ぐため、A1配線と透明導電膜と良好な電気的接觸が可能な液晶表示装置を提供することができるというものである。

【0013】また、A1合金膜に添加される元素の濃度を調整することにより、A1合金膜中の表層部での添加元素の濃度分布をより高めることができるというものである。これにより、A1合金膜の表層部での酸化をより防ぐことができ、A1合金膜と透明導電膜との電気的接觸がより良好になるというものである。

【0014】また、積層配線の上層膜の膜厚を50nm以下とし、さらにA1合金膜の断面の端部の形状をテーパ状とすることにより、積層配線を覆う絶縁膜のカバレッジが向上し、配線ショートの不良がより少なくすることができます。

【0015】さらに、上層膜がMoを主成分とする合金とする。これにより、A1合金膜と上層膜が一括エッチング可能となり、より簡略な工程となる。

【0016】さらに、積層配線はA1合金膜の下に他金属種の下層膜を有する積層配線とする。これによりA1合金配線と半導体層との電気的接続がより良くなる。

【0017】本発明の別の実施態様によれば、少なくとも一方が透明な一对の基板と、一对の基板間に挟持された液晶層と、一对の基板の少なくとも一方の上に配置した電極群とを有し、電極群により液晶層の液晶を動かして表示を制御する液晶表示装置で、一对の基板上に配置した電極群は、少なくとも複数のゲート配線と、複数のゲート配線に交差するように形成された複数のデータ配線とにより構成され、複数のゲート配線と複数のデータ配線のそれぞれの交点に対応して薄膜トランジスタが配置され、ゲート配線の上部には絶縁膜を介して半導体層を形成し、データ配線、ドレイン電極及びソース電極は、A1合金膜とA1合金膜上にA1以外の金属種の上層膜を有する積層配線で構成されており、積層配線を覆う絶縁膜に形成したコンタクトホールを介してA1合金膜と透明導電膜が接続されており、A1合金膜中の添加元素の濃度分布が、A1合金膜の内層部より表層部において高いという構成である。

【0018】

【発明の実施の形態】本発明による様々な実施態様について実施例により説明する。

(実施例1) 本実施例は、A1合金膜と上層膜との二層積層膜を液晶表示装置のゲート配線、A1合金膜と上層膜と下層膜との三層積層膜をデータ配線に適用して、ゲート配線およびデータ配線と透明導電膜との電気的接觸と、ゲート配線とデータ配線との間の絶縁特性を評価した例である。

【0019】図1は液晶表示装置の概略を示す平面図である。画素部30に対し、ゲート配線1に繋がるゲート配線端子群31とデータ配線2に繋がるデータ配線端子

群32が図のように配置される。

【0020】図2(a)はゲート配線1とデータ配線2の交差付近にある薄膜トランジスタと、図2(b)はゲート配線端子取りだし部の断面図である。その作製方法を以下に示す。

【0021】DCスパッタ法によりガラス基板10上に、A1合金膜101としてA1-2at%Ndを、上層膜102としてMoを連続して堆積した。基板温度は120°Cとした。続いてホトリソグラフィにより積層膜上にレジストパターンを形成し、りん酸、硝酸、酢酸、純水の混合液によりA1合金膜101と上層膜102をエッチングして、ゲート配線1を形成した。

【0022】次に、プラズマCVD装置にて、基板温度300°Cでゲート絶縁膜5としてSiNと、半導体層6として非晶質Siと、n+半導体層7としてPをドープした非晶質Siを連続して堆積した。続いてホトリソグラフィによりレジストパターンを形成し、半導体層6とn+半導体層7をドライエッチングして島状に加工した。

【0023】次に、DCスパッタ法により下層膜303、403としてMoを、A1合金膜301、401としてA1-2at%Ndを、上層膜302、402としてMoを連続して堆積した。基板温度は120°Cとした。ホトリソグラフィにより積層膜上によりレジストパターンを形成し、りん酸、硝酸、酢酸、純水の混合液にて下層膜303、403、A1合金膜301、401、上層膜302、402をエッチングし、データ配線2、ソース電極3、ドレイン電極4を形成した。さらに、n+半導体層7をドライエッチングした。

【0024】さらに、プラズマCVD装置にて、基板温度250°Cで保護膜8としてSiNを堆積した。ホトリソグラフィによりレジストパターンを形成し、ゲート配線端子部のコンタクトホール21ではゲート絶縁膜5と保護膜8と上層膜102を、薄膜トランジスタ部のコンタクトホール20では保護膜8、上層膜302、402をドライエッチングした。ドライエッチング後は純水にて充分に洗浄した。

【0025】この後、DCスパッタ装置にて、透明導電膜9としてITOを基板温度215°Cで堆積した。ホトリソグラフィによりレジストパターンを形成しITOをエッチングして透明導電膜9を形成した。以上の工程により、液晶表示装置のTFTが作製された。

【0026】表1は、ゲート配線の上層膜の膜厚をパラメータとして作製した液晶表示パネルに対して、ゲート配線とデータ配線のA1合金配線膜と透明導電膜との電気的接觸の有無と、ゲート配線とデータ配線との間の絶縁特性を調べた結果を示す。

【0027】

【表1】

表 1

上層膜の膜厚[nm]	電気的接触の有無	作製した液晶表示装置数	ショート不良液晶表示装置数
0	無	10	4
20	有	10	0
50	有	10	1
100	有	10	5
200	有	10	8
300	有	10	10

10

【0028】A1合金膜と透明導電膜との電気的接觸は膜厚に関係なく一定の低い値が得られた。膜厚は上層膜が100nm以上である場合ショートパネル数が非常に多くゲート絶縁膜のカバレッジが悪いことが分かる。上層膜の膜厚範囲は50nm以下、好ましくは20nmが良い。また、上層膜がない場合は、A1合金膜と透明導電膜との電気的接続は不可能であった。

【0029】本実施例ではMoを上層膜としたが、上層膜を他の高融点金属とした場合も同様の結果が得られた。

【0030】また、本実施例では、A1合金膜をA1-2at%Ndとしたが、NdはA1に対する固溶限が0.01at%と非常に小さい元素である。同様にA1に対する固溶限の小さい元素であるY, La, Ce, Pr, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb, Luを添加したA1合金膜を採用した場合にも本実施例と同様の結果が得られた。

(実施例2) 本実施例は、実施例1で作製した液晶表示装置のA1合金膜(A1-2at%Nd)と透明導電膜(ITO)が電気的接觸をする図2のコンタクトホール20において、A1合金膜401と透明導電膜9が直接接觸している部分を深さ方向にオージェ電子分光法にて組成分析をした結果を図3(a)に、また積層配線を純A1にして同様に作製した液晶表示装置のコンタクトホールにおいて、A1膜と透明導電膜が直接接觸している部分を深さ方向にオージェ電子分光法にて組成分析をした結果を図3(b)に示す。

【0031】図3(a)では透明導電膜の構成元素であるIn, OがA1合金膜界面において濃度が低くなり、替わりにA1合金膜の構成元素であるA1, Ndが検出され、表層部において濃度の高い領域が存在する。また、上層膜に用いたMoは検出されなかったが、これは、コンタクトホールを形成するドライエッチング時に除去されたと考えられる。図3(b)では図中の破線と破線の間の領域で酸素の濃度が高くなり、またA1膜の表面近傍で酸素が検出され、これはA1酸化膜(アルミナ)である。以上から次のことがいえる。

【0032】まず、後述する図6(a)の構成は、A1合金膜への酸素の分布が非常に少なく、A1合金膜の添加元素であるNdの濃度が高い表層部でITOと接觸し

ている構成である。図6(b)の構成は、A1合金膜とITOとの接觸部に高い絶縁性を持つA1酸化膜(アルミナ)があるという構成である。

【0033】図6(a)のNdの濃度分布が高い表層部が、A1合金膜の酸化を防止しているため、A1合金膜と透明導電膜との電気的接続が可能であると推察される。また、図6(b)のA1酸化膜(アルミナ)はコンタクトホール21を形成後、装置から大気中へ出した時に自然酸化膜として形成されたか、または、酸化物であるITOとA1膜を積層することによりITOの酸素がA1膜側に拡散したものと推察される。いずれにしてもA1膜表面に酸化を防止する層がないためにA1膜と透明導電膜との電気的接觸が不可能であると推察される。

【0034】更に、実施例1で作製したA1合金配線の断面を透過電子顕微鏡により断面観察をし、A1合金膜と上層膜との界面について組成分析をした。図4は、図2(a)におけるAの領域を拡大して透過電子顕微鏡で観察した結果の概略図である。図中の黒丸と丸の中の数字はエネルギー分散型X線分析での観察ポイントとポイント番号であり、表2に元素分析結果を示す。

【0035】

【表2】

表 2

観察ポイント番号	組成[at%]	
	A1	Nd
1	95.0	5.0
2	96.5	3.5
3	98.5	1.5
4	96.8	3.2
5	94.9	5.1

【0036】この結果は、固溶限以上にNd元素を添加されたA1合金膜は、Ndの濃度分布が内層部で低く、表層部33で高い領域をもつという図3のオージェ電子分光法の分析結果を支持するものである。

(実施例3) 本実施例では、A1合金膜と透明導電膜との電気的接觸を、A1合金膜を被覆する絶縁膜の堆積時の基板温度をパラメータとして調べた例である。

【0037】図5は、A1合金配線50と透明導電膜5

2との電気的接触の検討をする配線パターンの平面の概略図である。4ヶ所の電極パット53を使い、四端子針法にてコンタクトホール54部分での電気的接触を評価した。

【0038】図6(a), (b)は、図5のA-A'におけるコンタクトホール54での断面の概略図である。図6(a)は、A1合金配線が上層膜とA1合金膜の積層である場合、図6(b)はA1合金配線がA1合金膜の単層である場合である。以下にその作製方法を示す。

【0039】DCスパッタ法により、ガラス基板55上に、A1合金膜501としてA1-2at%Ndを堆積した。積層膜の場合、更に連続して、上層膜502としてMoを連続して堆積した。基板温度は200°Cとした。続いてホトリソグラフィにより積層膜上にレジストパターンを形成し、りん酸、硝酸、酢酸、純水の混合液によりA1合金膜501をエッチングして、A1合金配線50を形成した。積層膜では上層膜502もエッチングした。次に、プラズマCVD装置にて、絶縁膜51としてSiNを堆積した。ここで、絶縁膜を堆積する基板温度をパラメータとした。続いてホトリソグラフィによりレジストパターンを形成し絶縁膜51をドライエッチングしてコンタクトホール54を形成した。積層配線の場合、絶縁膜51と上層膜502をドライエッチングした。この後、DCスパッタ装置にて、透明導電膜52としてITOを基板温度215°Cで堆積した。続いてホトリソグラフィによりレジストパターンを形成しITOをエッチングして透明導電膜52を形成した。

【0040】表3に結果を示す。表中の、×は不可、○は良、◎は極めて良の意味である。

【0041】

【表3】

表 3

絶縁膜堆積時の 基板温度 [°C]	電気的接触	
	単層	積層
200	×	○
220	×	○
230	×	○
240	×	○
250	×	◎
260	×	◎
280	×	◎
300	×	◎

【0042】A1合金配線が単層の場合、どの絶縁膜堆積時の基板温度でも透明導電膜との接触が不可能であった。これは、実施例2でも記述したように、A1合金膜を堆積後に装置から大気中へ出すだけでA1膜表面には絶縁物である緻密なA1酸化膜(アルミナ)が形成されるためと推察される。このことは実施例1の結果にも表れている。

【0043】A1合金配線が積層の場合において、絶縁膜堆積時の基板温度が200°C以上、好ましくは250°C以上、でA1合金膜と透明導電膜との電気的接触が可能になる。これは、連続して堆積した上層膜のために酸化されないA1合金膜の表面において、絶縁膜堆積時の基板加熱によりA1合金膜中の添加元素の濃度分布が表層部で高くなり、これが酸化防止のバリアとなって、上層膜がコンタクトホール形成時に除去されても、酸化され難いと推察される。また、絶縁膜堆積時の基板温度が高いと、A1合金膜中の添加元素が表層部に移動し易くなるため、添加元素の濃度が表層部で更に高くなり、更に酸化されにくくなると推察される。

【0044】本実施例は上層膜をMoとしたが、上層膜をMo以外の金属とした場合も同様にA1合金膜中の添加元素の濃度分布が表層部で高くなり酸化防止の結果が得られ、A1合金膜と透明導電膜の電気的接触が可能であった。

【0045】また、本実施例では、A1合金膜をA1に対する固溶限が0.01at%と非常に小さい元素であるNdとの合金であるA1-2at%Ndとした。同様にA1に対する固溶限の小さい元素であるY, La, Ce, Pr, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb, Luを添加したA1合金膜を採用した場合にも本実施例と同様にA1合金膜中の添加元素の濃度分布が表層部で高くなり酸化防止の結果が得られ、A1合金膜と透明導電膜の電気的接触が可能であった。

【0046】また、単層においても、A1合金膜を堆積後、大気中に出す前に、真空を破ることなく連続して還元性、または、超高真空雰囲気でA1合金膜表面を酸化させることなく熱処理し、A1合金中の添加元素の濃度を表層部で高くしておくことでA1合金表面の酸化を防止でき、透明導電膜との電気的接触は可能であった。

(実施例4) 本実施例は、A1合金膜と透明導電膜との電気的接触について、A1合金膜に添加する元素量をパラメータとして調べた例である。

【0047】実施例3と同様に図5のような配線パターンを作製し、A1合金配線50は、DCスパッタ法により基板温度120°Cにて、A1合金膜501と、上層膜502としてMoを連続して堆積した。A1に対するNd添加量をパラメータとした。また、絶縁膜堆積時の基板温度は300°Cとした。これを用いて4ヶ所の電極パット53を使い、四端子針法にてコンタクトホール54部分での電気的接触を評価した。結果を表4に示す。表中の、×は不可、○は良、◎は極めて良の意味である。

【0048】

【表4】

11

表 4

Nd添加量 [at%]	電気的接触
0	×
0.2	○
0.6	○
0.8	◎
1	◎
2	◎

【0049】Nd添加量が0.2 at%以上であれば電気的接触が良好であり、好ましくは0.8 at%以上で電気的接触が更に良好になる。

【0050】これは、Al合金膜中の添加元素であるNdの表層部での濃度分布の高さがNd添加量に依存して高くなるため、酸化防止の結果が良くなり、Al合金膜と透明導電膜との電気的接触が更に良好になると推察される。また、Nd添加無し、すなわち純Alでは電気的接触が不可能である。これは、コンタクトホール形成後、装置から大気中へ出したときに、またはITOとの接触により、Al合金膜表面が酸化してしまうためであると推察される。

【0051】本実施例は上層膜をMoとしたが、上層膜をMo以外の金属とした場合も同様にAl合金膜中の添加元素の濃度分布が表層部で高くなり酸化防止の結果が得られ、Al合金膜と透明導電膜の電気的接触が可能であった。

【0052】また、本実施例では、Al合金膜をAlに

12

対する固溶限が0.01 at%と非常に小さい元素であるNdとの合金とした。同様にAlに対する固溶限の小さい元素であるY, La, Ce, Pr, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb, Luを添加したAl合金膜を採用した場合にも本実施例と同様にAl合金膜中の添加元素の濃度分布が表層部で高くなり酸化防止の結果が得られ、Al合金膜と透明導電膜の電気的接触が可能であった。

(実施例5) 本実施例は、Al合金配線の上層膜のMo合金の組成をパラメータとして、配線断面の形状を調べた例である。

【0053】DCスパッタ法にて、ガラス基板41上に、Al合金膜42としてAl-2 at%Ndを膜厚200 nm、上層膜43としてMo合金を膜厚20 nmを連続して形成した。基板温度は120°Cとした。続いてホトリソグラフィにて積層膜の上にレジストパターンを形成し、りん酸、硝酸、酢酸、純水の混合液によって一括エッチングして、Al合金配線44を形成し、その断面形状を電子顕微鏡にて観察した。

【0054】図7(a), (b)にAl合金配線の断面の概略図を示す。Al合金膜のテーパ角度と底の有無を観察した。テーパ角度はAl合金膜42の端部45の角度であり、底とは図7(b)にあるように上層膜43がAl合金膜42より突き出た状態を指す。表5に観察結果を示す。

【0055】

【表5】

表 5

上層膜組成	Al合金膜の テーパ角度[°]	底の有無	ドライエッチ 耐性
Mo	25	無	×
Mo-0.4 wt%Cr	30	無	×
Mo-3 wt%Cr	70	有	○
Mo-10 wt%W	30	無	×
Mo-35 wt%W	35	無	×
Mo-10 wt%Nb	35	無	×
Mo-35 wt%Nb	40	無	×
Mo-10 wt%Ta	70	有	×

40

【0056】Mo合金にドライエッチング耐性を付与するためには、Crをある程度の量(約3 wt%以上)Moに添加する必要がある。しかしながら、Mo-3 wt%Crを上層膜としたAl合金膜との積層配線の場合は、底が発生し、積層配線を覆う絶縁膜のカバレッジが低下する。この底発生の原因は、ドライエッチング耐性を持たせるだけ添加すると、ウェットエッチングレートが低下してしまうためである。一方、Mo合金のドライエッチング耐性を必要条件としなければ、MoへのCr, W, Nb, Ta等を適量添加することにより、底

を発生させること無しにテーパ形状制御が可能になる。

【0057】このような本発明の実施例により、従来、Al配線の適用に際し、ヒロック生成、透明導電膜との電気的接触が粗悪、積層配線での断面形状制御が困難という問題点を解消できる。更にAl合金膜のテーパ形状を任意に制御することが可能であり、これにより、プロセスに適合する配線形状を自由に設計することができる。

【0058】従って、プロセス裕度が高く、配線形状も安定して制御可能であるため電極間ショートなども無い

50

ため生産歩留が高くなり、安価に液晶表示装置を提供することができる。

【0059】

【発明の効果】本発明により、生産歩留まりのよい液晶表示装置を提供することができる。

【図面の簡単な説明】

【図1】本発明による液晶表示装置の概略を示す平面図である。

【図2】本発明による液晶表示装置の薄膜トランジスタ部分とゲート端子部の断面図である。

【図3】図1のコンタクトホール20のA1合金膜401と透明導電膜9が直接接觸している部分の深さ方向の元素分析結果と、積層配線を純A1にして同様に作成した液晶表示装置のコンタクトホールのA1膜と透明導電膜が直接接觸している部分の深さ方向の元素分析結果を示す概略図である。

【図4】図1のAの領域を観察した概略図を示す。

【図5】実施例3における電気的接觸の検討をする配線パターンの平面の概略図を示す。

【図6】図5におけるA-A'の断面の概略図を示す。

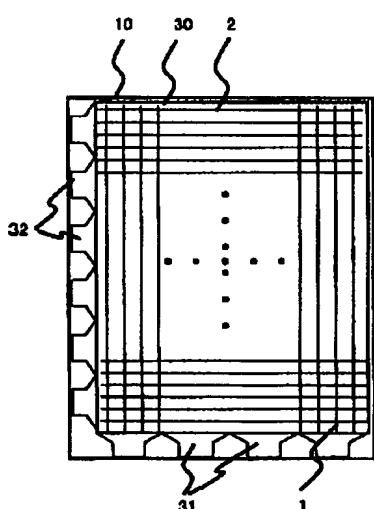
【図7】実施例5における配線断面の概略図を示す。

【符号の説明】

1…ゲート配線、2…データ配線、3…ソース電極、4…ドレイン電極、5…ゲート絶縁膜、6…半導体層、7…n⁺半導体層、8…保護膜、9，52…透明導電膜、10…ガラス基板、20…コンタクトホール（薄膜トランジスタ部）、21…コンタクトホール（ゲート端子出し部）、30…画素部、31…ゲート配線端子群、32…データ配線端子群、33…A1合金膜の表層部、41…ガラス基板、42，501…A1合金膜、43，502…上層膜、44…A1合金配線、45…A1合金膜の端部、50…A1合金配線、51…絶縁膜、53…電極パット、54…コンタクトホール、101…A1合金膜（ゲート配線部）、102…上層膜（ゲート配線部）、301…A1合金膜（ソース電極部）、302…上層膜（ソース電極部）、303…下層膜（ソース電極部）、401…A1合金膜（ドレイン電極部）、402…上層膜（ドレイン電極部）、403…下層膜（ドレイン電極部）。

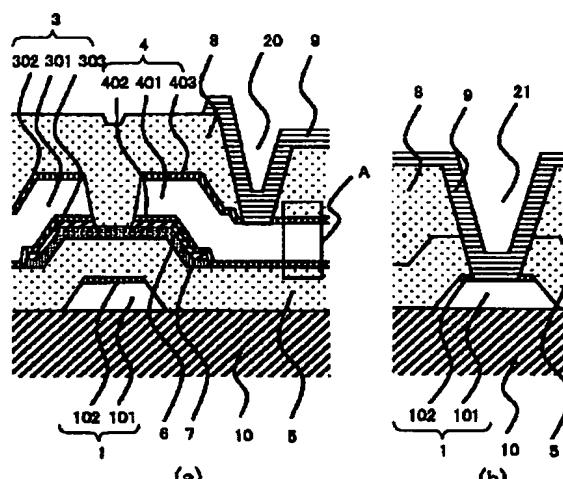
【図1】

図 1



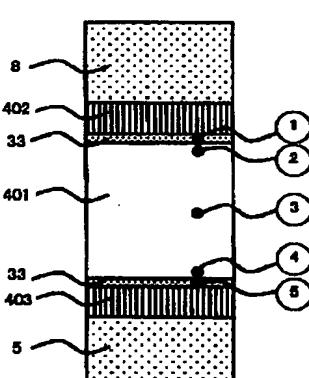
【図2】

図 2



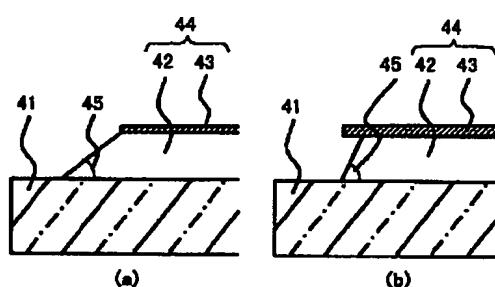
【図4】

図 4

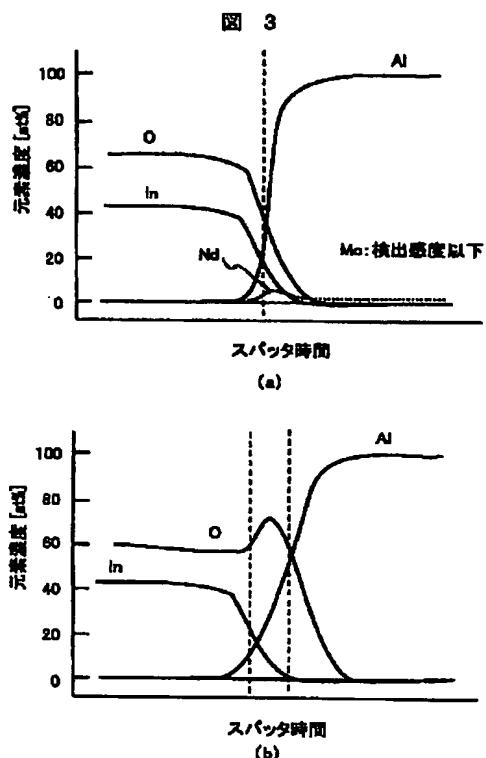


【図7】

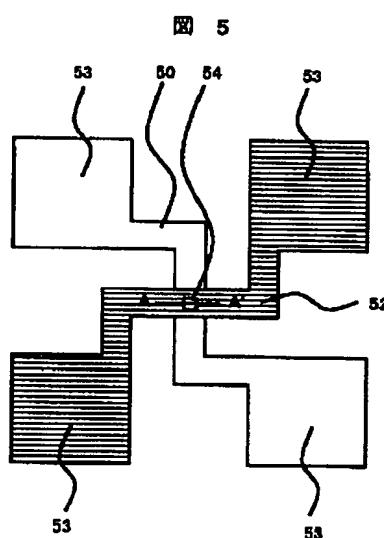
図 7



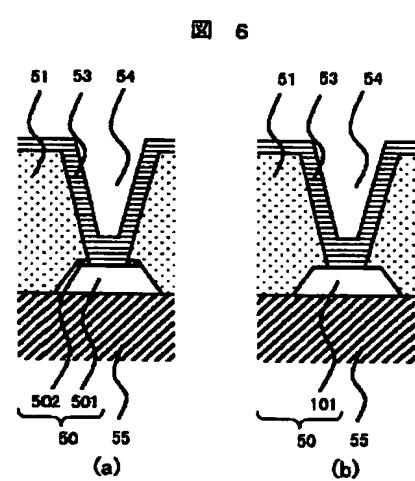
【図3】



【図5】



【図6】



フロントページの続き

(51) Int.CI.7

H 0 1 L 29/786

識別記号

F I

H 0 1 L 29/78

マークコード(参考)

6 1 6 U

6 1 6 V

6 1 7 U

6 1 7 M

(72) 発明者 佐藤 健史

茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内

(72) 発明者 日高 貴志夫

茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内

(72) 発明者 鬼沢 賢一

茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内

F ターム(参考) 2H092 JA26 JA34 JA37 JA41 JA44
JA46 JB24 JB33 KA05 KA18
KB04 MA05 MA08 MA17 MA37
NA27
5C094 AA21 AA42 AA43 BA03 BA43
CA19 DA13 EA03 EA04 EA05
EA07 FA02 FB02 FB12 GB01
JA08
5F033 GG04 HH10 HH20 HH38 JJ01
JJ38 KK10 KK20 MM05 MM08
MM19 NN17 PP15 QQ08 QQ09
QQ11 QQ19 RR06 SS15 VV06
VV15 WW02 WW03 WW04 XX02
XX09 XX16 XX20 XX31
5F110 AA26 AA30 BB01 CC07 DD02
EE04 EE06 EE14 EE23 EE44
FF03 FF30 GG02 GG15 GG45
HK04 HK06 HK09 HK16 HK22
HK25 HK35 HL07 HL23 NN02
NN24 NN35 NN72 QQ05 QQ09

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.